

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-188692

(43)Date of publication of application : 16.08.1991

(51)Int.Cl.

H01S 3/18

G11B 7/125

(21)Application number : 01-327680

(71)Applicant : SONY CORP

(22)Date of filing : 18.12.1989

(72)Inventor : NAGASHIMA KENJI

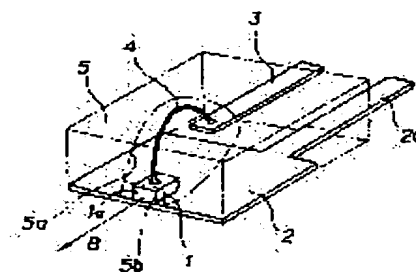
(54) SEMICONDUCTOR LASER

(57)Abstract:

PURPOSE: To contrive the simplification of the constitution of a semiconductor laser and a reduction in the size of the laser by a method wherein the laser is formed into the constitution, in which a lowthreshold current type semiconductor laser element is bonded on a lead frame and the element is covered with a protective cover.

CONSTITUTION: A low-threshold current type semiconductor laser element 1 is placed on a lead frame 2 and the element is bonded on the lead frame 2 by die bonding. A protective cover 5 is bonded on the lead frame 2 in such a way as to cover the element 1.

Thereby, the generation of heat which accompanies a laser oscillation is suppressed low, the temperature characteristics of a threshold current are improved and a constant-current drive can be performed. Accordingly, the constitution of a semiconductor laser is miniaturized, simplified and the laser can be stably used without using an autopower control circuit or the like.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平3-188692

⑬ Int.Cl.⁹

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)8月16日

H 01 S 3/18
G 11 B 7/125

A 6940-5F
8947-5D

審査請求 未請求 請求項の数 1 (全9頁)

⑮ 発明の名称 半導体レーザ装置

⑯ 特 願 平1-327680

⑰ 出 願 平1(1989)12月18日

⑱ 発 明 者 永 嶋 憲 二 東京都品川区北品川6丁目7番35号 ソニー株式会社内
⑲ 出 願 人 ソニー株式会社 東京都品川区北品川6丁目7番35号
⑳ 代 理 人 弁理士 小 池 晃 外2名

明 細 書

1. 発明の名称

半導体レーザ装置

2. 特許請求の範囲

低閾値電流型の半導体レーザ素子と、

上記半導体レーザ素子が接合配設されるリード
フレームと、

上記リードフレーム上に配設され上記半導体
レーザ素子を覆う保護カバー部材とを備えてなる半
導体レーザ装置。

3. 発明の詳細な説明

A. 産業上の利用分野

本発明は、光学ピックアップ装置の光源等に用
いられて有用な半導体レーザ装置に関する。

B. 発明の概要

本発明は、光学ピックアップ装置の光源等に用
いられる半導体レーザ装置において、半導体レー

ザ素子として低閾値電流型の半導体レーザ素子を
用い、この半導体レーザ素子をリードフレーム上
に接合配設し、さらに、リードフレーム上に半導
体レーザ素子を覆う保護カバー部材を設けること
により、構成の簡素化及び小型化を図るものであ
る。

C. 従来の技術

従来、光ディスク、光磁気ディスク等の光記録
媒体に対して情報信号の書き込み及び／又は読み
出しを行うには、光学ピックアップ装置が用いら
れている。この光学ピックアップ装置は、上記光
記録媒体に対して光ビームを照射するとともに、
この光ビームの上記光記録媒体よりの反射光を検
出することにより、上記光記録媒体に対して情報
信号の書き込み及び／又は読み出しを行うよう
に構成されている。

このような光学ピックアップ装置に用いられる
光源としては、半導体レーザ素子が広く用いら
れている。

上記半導体レーザ素子は、複数の半導体層により構成され、電流の供給により励起される活性層を有してなり、励起状態にある活性層においてレーザ発振が行われるように構成されている。

D. 発明が解決しようとする課題

ところで、上述のような半導体レーザ素子においてレーザ発振を起こさせるには、この半導体レーザ素子に閾値電流 I_{th} を越える電流を供給する必要がある。半導体レーザ素子において、上記閾値電流は、25乃至40mA程度であり、レーザ発振が行われている状態における駆動電流 I_{op} は30乃至50mA程度である。

上記半導体レーザ素子においては、供給される電流のうちの略上記閾値電流 I_{th} に相当する分が熱として消費されるので、レーザ発振が行われているときには発熱が生じる。そのため、この半導体レーザ素子を用いて構成される半導体レーザ装置は、第15図に示すように、上記半導体レーザ素子101を所定位置に支持するとともにレーザ

2の後方側に出射される光ビームの出力をフォトダイオード等からなるモニタ用光検出器103を用いて検出し、このモニタ用光検出器103の光検出出力に基づいて上記半導体レーザ素子102に供給される駆動電流を制御する必要がある。したがって、このような半導体レーザ装置は、モニタ用光検出器103の配設が可能な基台101を備える必要があり、装置構成の小型化、簡素化が困難である。

また、このような半導体レーザ装置を用いる光学ピックアップ装置等においては、上記モニタ用光検出器103の光検出出力に基づいて駆動電流を制御する、いわゆるオート・パワー・コントロール (APC) 回路を備える必要があり、装置構成の小型化、簡素化が困難である。

そこで、本発明は、上述の実情に鑑みて提案されるものであって、装置構成が小型化、簡素化され、また、オート・パワー・コントロール回路等を用いることなく安定して使用することができ、光学ピックアップ装置の光源等として用いて有用

発振に伴って発する熱を放散させるため、熱伝導率の良い金属の如き材料によりなり熱放散を良好となす形状となされた基台102を備える必要がある。すなわち、この半導体レーザ素子101を支持する基台102は、熱伝導を阻害しないようにするため、小型化を図ることが困難であり、ひいては、半導体レーザ装置の小型化を困難となしている。

また、上記閾値電流 I_{th} は、0.5mA/℃程度の温度特性により、環境温度に伴って変化する。そして、レーザ発振により出射される光ビームの出力をPとすると、上記駆動電流 I_{op} は、

$$I_{op} = I_{th} + P/\eta \quad \dots\dots\dots (第1式)$$

により決まる。この第1式中の η は微分効率であり、この微分効率 η は、-0.14%/℃程度の温度特性により、環境温度に伴って変化する。

すなわち、上述のような半導体レーザ素子102を用いた半導体レーザ装置においては、環境温度による光ビームの出力の変動が大きいので、第15図に示すように、上記半導体レーザ素子10

な半導体レーザ装置を提供することを目的とする。

E. 課題を解決するための手段

上述の課題を解決し上記目的を達成するため、本発明に係る半導体レーザ装置は、低閾値電流型の半導体レーザ素子と、この半導体レーザ素子が接合配設されるリードフレームと、このリードフレーム上に配設され上記半導体レーザ素子を覆う保護カバー部材とを備えてなるものである。

F. 作用

本発明に係る半導体レーザ装置は、低閾値電流型の半導体レーザ素子を備えているため、レーザ発振に伴う発熱が低く抑えられるとともに、閾値電流の温度特性が良好であるので、定電流駆動が可能となされている。

G. 実施例

以下、本発明の具体的な実施例を図面を参照しながら説明する。

本発明に係る半導体レーザ装置は、第1図に示すように、半導体レーザ素子1とこの半導体レーザ素子1が設置されるリードフレーム2とを有してなる。

上記半導体レーザ素子1は、後述するように、半導体基体上に複数の半導体層が積層されて構成されている。この半導体レーザ素子1は、活性層を有し、この活性層においてレーザ発振を行い、第1図中矢印Bで示すように、出射側側面部1aより側方方向にレーザ光ビームを射出するように構成されている。この半導体レーザ素子1は、低閾値電流型のもので、閾値電流 I_{th} が3mA程度以下であり、駆動電流 I_{op} を前記第1式に示したように、

$$I_{op} = I_{th} + P/\eta$$

と示したときの微分効率 η が0.35程度以下となされている。この半導体レーザ層1は、レーザ発振に伴う発熱が低く抑えられるとともに、閾値電流の温度特性が良好であるので、いわゆるオート・パワー・コントロール回路等を用いることな

く定電流駆動が可能である。

上記リードフレーム2は、金属等の材料により厚みが0.15乃至0.5mm程度の矩形板状に形成されている。このリードフレーム2とこのリードフレーム2に設置される上記半導体レーザ素子1の半導体基体とは、電氣的に導通状態となるように、いわゆるダイボンドを行うことにより接合されている。このリードフレーム2には、カソード端子2aが側方方向に延設されている。

上記半導体レーザ素子1は、電流供給側の半導体層が、上記カソード端子2aに並列して配置されたアノード端子3に、いわゆるワイヤボンディングを行うことにより、ワイヤ4を介して接続されている。上記アノード端子3は、上記リードフレーム2と同様の材料により、上記カソード端子2aと略同形状に形成されている。このアノード端子3は、上記リードフレーム2とは離間されている。なお、このアノード端子3は、上記リードフレーム2に延設されるようにこのリードフレーム2と一体的に形成した後、いわゆるダイバーカ

ットを行うことにより、上記リードフレーム2より離間させるようにしてもよい。

そして、上記リードフレーム2上には、上記半導体レーザ素子1を覆うようにして、保護カバー5が、このリードフレーム2に接合されて配設されている。この保護カバー5は、合成樹脂等の材料により略方形状に形成され、上記リードフレーム2に取付けられる側に上記半導体レーザ素子1及び上記ワイヤ4を収納する収納凹部5aが形成されている。また、この保護カバー5には、上記半導体レーザ素子1の上記出射側側面部1aを外方に臨ませる出射孔5bが形成されている。

なお、上記半導体レーザ素子1と上記保護カバー5とは、上記半導体レーザ素子1がレーザ発振に伴って熱を発するため、非接触状態となされている。ただし、上記保護カバー5を十分な耐熱性を有する材料により形成した場合には、この保護カバー5は、上記半導体レーザ素子1に接触させて配設してもよい。

ところで、上記半導体レーザ素子1は、特開昭

61-183987号公報に記載されている如く、本出願人が先に提案している閾値電流 I_{th} が低い埋込みヘテロ接合型の半導体レーザ素子であって、エピタキシャル成長速度の結晶方位の依存性を利用することによって一回の連続エピタキシャル成長で形成することができるようになされたものである。

すなわち、この半導体レーザ素子1は、第2図乃至第4図に示すように、一部が幅 W_p の幅広部11aとなされた所定の幅 W_s を有するストライプ状メサ突起11が形成された半導体基体12を有してなる。

この半導体レーザ素子1を、AlGaAs系Ⅲ-V族化合物半導体レーザ素子として構成する場合には、上記半導体基体12は、第1導電型、例えば、n型のGaAs化合物により形成されている。この半導体基体12の主面12a上に形成された上記メサ突起11は、〔011〕軸に沿う方向に延設されている。このメサ突起11は、結晶学的エッチングにより形成されている。すなわち、例えばフェ

トレジストを上記主面 12a 上に (011) 軸に沿って光学的手段により形成し、この主面 12a 側から、例えば硫酸系エッチング液である H_2SO_4 と H_2O_2 と H_2O が 3 : 1 : 1 の割合で混合されたエッチング液を用いて、結晶学的エッチングによるメサエッチングを行う。

そして、上記半導体基体 12 上には、少なくとも、第 1 導電型のクラッド層を構成する第 1 の半導体層 21 と、活性層を構成する第 2 の半導体層 22 と、第 2 導電型のクラッド層を構成する第 3 の半導体層 23 と、第 1 導電型または第 2 導電型の光吸収層を構成する第 4 の半導体層 24 とが順次エピタキシャル成長されたエピタキシャル成長層が形成されている。

上記半導体基体 12 の主面 12a 上には、この半導体基体 12 と同導電型、例えば n 型のバッファ層となる第 5 の半導体層 25 が、MOCVD (有機金属気相成長法: Metal Organic Chemical Vapour Deposition) によって、エピタキシャル成長されている。上記第 1 の半導体層 21 は、この第 5 の

半導体層 25 上に形成されている。この第 1 の半導体層 21 は、第 1 導電型、例えば n 型のクラッド層となるもので、 $Al_xGa_{1-x}As$ よりなる。

上記第 2 の半導体層 22 は、例えばアンダーブの $Al_xGa_{1-x}As$ よりなる。

上記第 3 の半導体層 23 は、第 2 導電型、例えば p 型のクラッド層の下層部分をなし、 $Al_xGa_{1-x}As$ よりなる。

上記第 4 の半導体層 24 は、上記第 2 の半導体層 22 からなる活性層に比してバンドギャップの小さい p 型もしくは n 型の光吸収層をなすもので、例えば $GaAs$ により、厚さが 0.1 μm 以上となされて形成されている。

上記第 2 のクラッド層の上層部分は、第 6 の半導体層 26 により構成される。この第 6 の半導体層 26 は、第 2 導電型、例えば p 型の $Al_xGa_{1-x}As$ よりなる。また、この第 6 の半導体層 26 上には、上記第 6 の半導体層 26 と同導電型の低比抵抗のキャップ層をなす第 7 の半導体層 27 が形成される。

上記第 1 乃至第 7 の各半導体層からなるエピタキシャル成長層は、連続的に一連の MOCVD によってエピタキシャル成長されて形成される。

そして、上記エピタキシャル成長層には、上記ストライプ状メサ突起 11 の長手方向に沿う両側に対応して断層部 13 が形成されている。この断層部 13 は、上記メサ突起 11 の方向を上記したような結晶方位としておくと、上記主面 12a の (100) 面に対して略 55° をなす (111) B 結晶面に沿った斜面状に形成される。すなわち、上記メサ突起 11 上に成長したエピタキシャル層に (111) B 結晶面が一旦生じ始めると、この (111) B 結晶面へのエピタキシャル成長速度は、他の例えば (100) 結晶面の成長速度に比して、数十分の一以下程度に低いことから、上記断層部 13 が形成される。

したがって、上記メサ突起 11 上には、上記断層部 13 に挟まれるようにして、断面三角形のエピタキシャル成長部が形成される。

上記断層部 13 によって、上記メサ突起 11 の

上記所定の幅 W の部分上のエピタキシャル成長部においては、上記第 5 の半導体層 25 の一部からバッファ層 19 が形成され、上記第 1 の半導体層 21 の一部から第 1 のクラッド層 31 が形成され、上記第 2 の半導体層 22 が他と分離されてストライプ状の活性層 14 を画成し、上記第 3 の半導体層 23 の一部から第 2 のクラッド層 32 が形成され、上記第 4 の半導体層 24 は分断されて欠如するようになされている。上記第 2 のクラッド層 32 の両側端面の断層部 13 には、メサ溝 18 上に成長された第 4 の半導体層 24 による光吸収層 15 が臨むように形成される。

上記メサ突起 11 の幅広部 11a 上の上記断層部 13 により囲まれたエピタキシャル成長部においては、上記バッファ層 19、第 1 のクラッド層 31、活性層 14、第 2 のクラッド層 32 に加えて、これらの上層に上記第 4 の半導体層 24 の一部からなる光吸収層 15 と、上記第 6 の半導体層 26 の一部からなる上層の第 2 のクラッド層 32u が形成される。

上記メサ突起 11 上のエピタキシャル成長層は、上記メサ突起 11 の幅 W 、幅広部の幅 W_{ps} 及び高さを適宜設定することにより、上述したように所定の半導体層をなすようになされる。

そして、上記第 7 の半導体層 27 は、全メサ突起 11 上を横切って被冠成長するようになされて、キャップ層を形成する。このキャップ層上には、全面的に、あるいは、上記キャップ層上に絶縁層を形成してこの絶縁層に上記メサ突起 11 に対向するようにストライプ状に穿設した電極窓を介して、図示しない電極がオーミックに被着される。

なお、上述した半導体レーザ素子 1 において、上記光吸収層 15 をなす第 4 の半導体層 24 は、上記活性層 14 をなす第 2 の半導体層 22 に比して、バンドギャップが小なる半導体層となされている。また、第 1、第 3 及び第 6 の半導体層 21、23、26 は、上記第 2 の半導体層 22 に比してバンドギャップが大なる半導体層となされている。すなわち、上述の AlGaAs 系において $y < x$ となされている。

半導体層 23 からなる第 2 のクラッド層 32 が形成されている。上記幅狭部 11b の上に形成されるエピタキシャル成長部においては、上記第 2 のクラッド層 32、すなわち上記第 3 の半導体層 23 の成長が生じないようになされている。すなわち、この半導体レーザ素子 1 においては、上記メサ突起 11 の所定の幅 W の部分の上のエピタキシャル成長部の活性層 14 の両端面 14a、14b において上記断層部 13 にメサ溝 18 上に成長した第 4 の半導体層 24 の端部 24a、24b が臨み、上記幅狭部 11b 上においては上記活性層 14 に直接上記第 4 の半導体層 24 からなる電流ブロック層 16 が接触するようになされている。

さらに、上記半導体レーザ素子 1 は、第 8 図乃至第 10 図に示すように、上記メサ突起 11 の幅を W とし、このメサ突起 11 に前記幅 W よりも広い W_{ps} の幅を有する幅広部 11c を設けて構成してもよい。

この例でも、上記第 4 の半導体層 24 は、電流ブロック層 16 をなすように、第 1 導電型、例え

また、上記半導体レーザ素子 1 は、第 5 図乃至第 7 図に示すように、上記メサ突起 11 の幅を W とし、このメサ突起 11 に前記幅 W よりも狭い W_{ps} の幅を有する幅狭部 11b を設けて構成してもよい。

この例では、上記第 4 の半導体層 24 は、電流ブロック層 16 をなすように、第 1 導電型、例えば n 型の AlGaAs によりなる。

そして、この半導体レーザ素子 1 においては、上記メサ突起 11 及び上記幅狭部 11b の高さ、幅 W 、及び W_{ps} を適宜設定することによって、このメサ突起 11 の全長に亘って前述した例と同様に、上記第 5 の半導体層 25 からなるバッファ層 19 と、上記第 1 の半導体層 21 からなる第 1 のクラッド層 31 と、上記第 2 の半導体層 22 からなる活性層 14 とが、上記断層部 13 によって挟まれて画成形成されるようにしている。

そして、第 6 図に示すように、上記メサ突起 11 の所定の幅 W の部分の上に形成されるエピタキシャル成長部では、活性層 14 上に上記第 3 の

ば n 型の AlGaAs によりなる。

そして、この半導体レーザ素子 1 においては、上記メサ突起 11 及び上記幅広部 11c の高さ、幅 W 、 W_{ps} を適宜設定することによって、このメサ突起 11 の全長に亘って前述した例と同様に、上記第 5 の半導体層 25 からなるバッファ層 19 と、上記第 1 の半導体層 21 からなる第 1 のクラッド層 31 と、上記第 2 の半導体層 22 からなる活性層 14 とが、上記断層部 13 によって挟まれて画成形成されるようにしている。

そして、第 10 図に示すように、上記メサ突起 11 の幅広部 11c の上に形成されるエピタキシャル成長部においては、上述の各層に加えて、上記第 4 の半導体層 24 による電流ブロック層 16 が形成されている。そして、この半導体レーザ素子 1 においても、上記メサ突起 11 の所定の幅 W の部分の上のエピタキシャル成長部の活性層 14 の両端面 14a、14b において上記断層部 13 にメサ溝 18 上に成長した第 4 の半導体層 24 の端部 24a、24b が臨んでいる。

また、上記半導体レーザ素子 1 は、第 11 図乃至第 14 図に示すように、所定の幅 W のメサ突起 11 の両側に、このメサ突起 11 より低い補助突起部 17 a、17 b を設けて構成してもよい。

この例では、上記第 4 の半導体層 24 は、光吸収層もしくは電流ブロック層 66 をなすように、第 1 導電型、例えば n 型の AlGaAs によりなる。

そして、この半導体レーザ素子 1 においては、上記メサ突起 11 の高さ、幅 W を適宜設定することによって、このメサ突起 11 の全長に亘って前述した例と同様に、上記第 5 の半導体層 25 からなるバッファ層 19 と、上記第 1 の半導体層 21 からなる第 1 のクラッド層 31 と、上記第 2 の半導体層 22 からなる活性層 14 とが、上記断層部 13 によって挟まれて画成形成されるようにしている。

そして、上記メサ突起 11 の上記補助突起部 17 a、17 b によって挟まれていない部分においては、第 12 図に示すように、活性層 14 の両端面 14 a、14 b において上記断層部 13 にメサ

溝 18 上に成長した第 4 の半導体層 24 の端部 24 a、24 b が臨んでいる。一方、上記メサ突起 11 の上記補助突起部 17 a、17 b により挟まれた部分においては、メサ溝 18 が実質的に浅くなされていることから、第 13 図及び第 14 図に示すように、上記第 4 の半導体層 24 が持ち上がるようにして形成され、上記メサ突起 11 上を横切るようにして上記第 4 の半導体層 24 により光吸収層もしくは電流ブロック層が形成されている。

なお、上述のように構成された半導体レーザ素子においては、光吸収層 15 もしくは電流ブロック層 16 により、上記活性層 14 の一部に励起の少ない領域が形成されるので、レーザ発振が行われると、レーザ光ビーム自体がパルス発振される、いわゆる自動発振（セルフパルスーション）が生じ、いわゆる戻り光ノイズが低減される。

H. 発明の効果

上述のように、本発明に係る半導体レーザ装置においては、低閾値電流型の半導体レーザ素子を

備えているため、レーザ発振に伴う発熱が低く抑えられるとともに、閾値電流の温度特性が良好であるので、定電流駆動が可能となされている。

すなわち、本発明は、装置構成が小型化、簡素化され、また、オート・パワー・コントロール回路等を用いることなく安定して使用することができる半導体レーザ装置を提供できるものである。

特に、本発明に係る半導体レーザ装置は、光学ピックアップ装置の光源に適用して好適である。すなわち、本発明は、この半導体レーザ装置を適用した光学ピックアップ装置の小型化を達成することができるものである。

4. 図面の簡単な説明

第 1 図は本発明に係る半導体レーザ装置の構成を示す斜視図である。

第 2 図は上記半導体レーザ装置を構成する半導体レーザ素子の構成を示す拡大平面図であり、第 3 図は第 2 図に示す半導体レーザ素子の構成を示す第 2 図中 A-A 部断面図であり、第 4 図は第 2

図に示す半導体レーザ素子の構成を示す第 2 図中 B-B 部断面図である。

第 5 図は上記半導体レーザ装置を構成する半導体レーザ素子の構成の他の例を示す拡大平面図であり、第 6 図は第 5 図に示す半導体レーザ素子の構成を示す第 5 図中 A-A 部断面図であり、第 7 図は第 5 図に示す半導体レーザ素子の構成を示す第 5 図中 B-B 部断面図である。

第 8 図は上記半導体レーザ装置を構成する半導体レーザ素子の構成のさらに他の例を示す拡大平面図であり、第 9 図は第 8 図に示す半導体レーザ素子の構成を示す第 8 図中 A-A 部断面図であり、第 10 図は第 8 図に示す半導体レーザ素子の構成を示す第 8 図中 B-B 部断面図である。

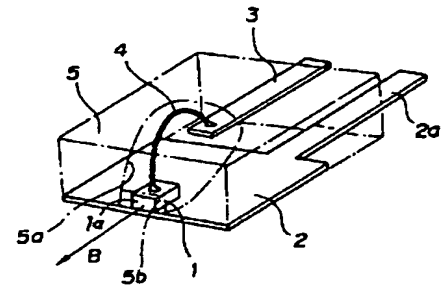
第 11 図は上記半導体レーザ装置を構成する半導体レーザ素子の構成のまたさらに他の例を示す拡大平面図であり、第 12 図は第 11 図に示す半導体レーザ素子の構成を示す第 11 図中 A-A 部断面図であり、第 13 図は第 11 図に示す半導体レーザ素子の構成を示す第 11 図中 B-B 部断面

図であり、第14図は第11図に示す半導体レーザ素子の構成を示す拡大斜視図である。

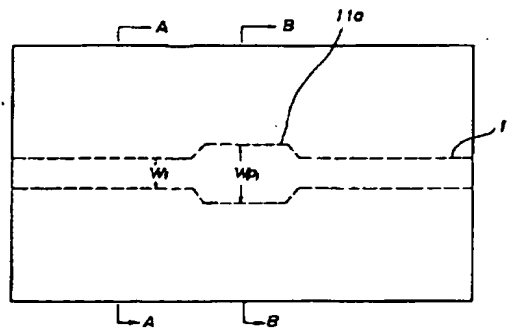
第15図は従来の半導体レーザ装置の構成を一部破断して示す斜視図である。

- 1.....半導体レーザ素子
- 2.....リードフレーム
- 5.....保護カバー

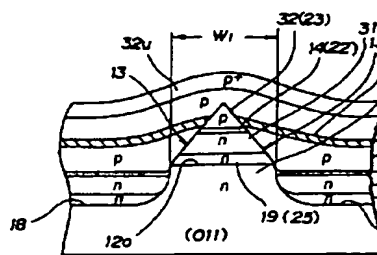
特許出願人 ソニー株式会社
 代理人 弁理士 小池 晃
 同 田村 榮一
 同 佐藤 勝



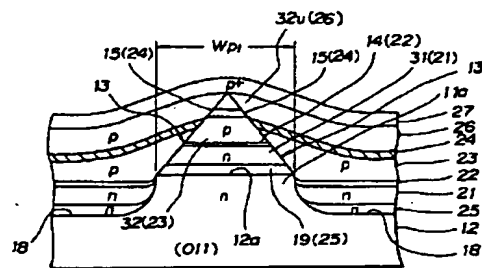
第1図



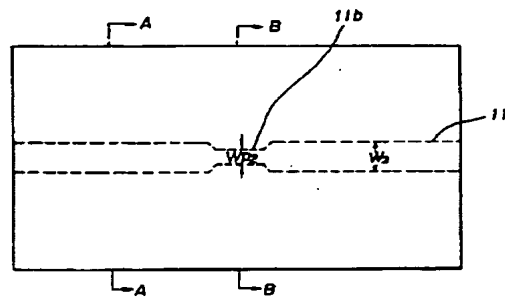
第2図



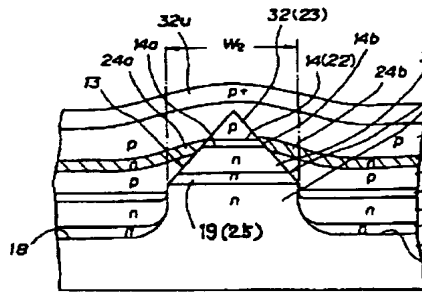
第2図 A-A線拡大断面図
 第3図



第2図 B-B線拡大断面図
 第4図

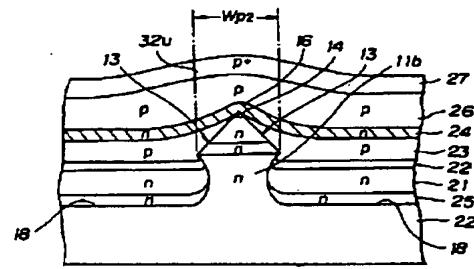


第 5 図



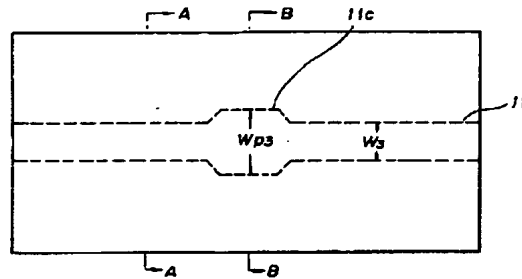
第 5 図 A-A 線の拡大断面図

第 6 図

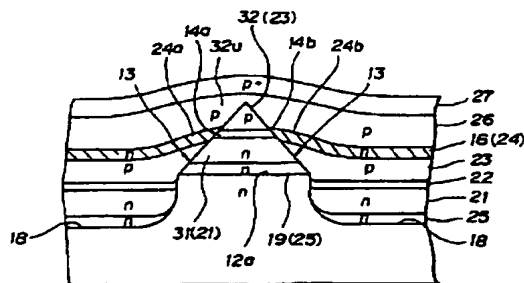


第 5 図 B-B 線の拡大断面図

第 7 図

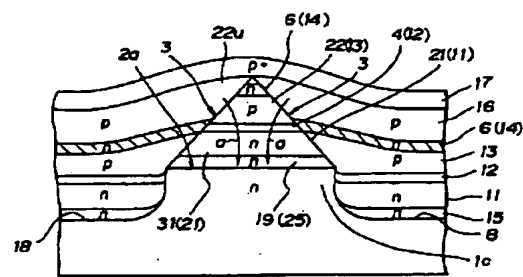


第 8 図



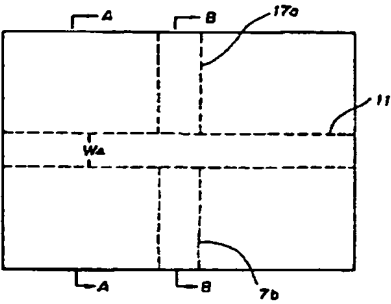
第 8 図 A-A 線の拡大断面図

第 9 図

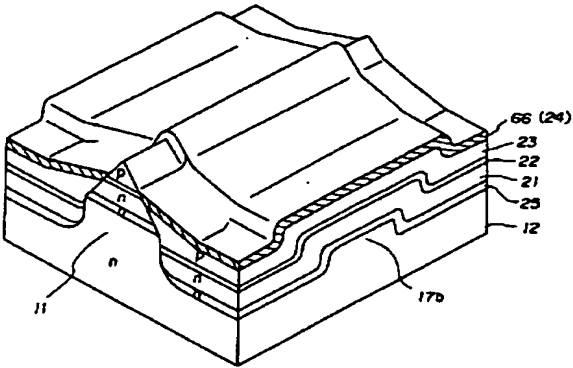


第 8 図 B-B 線の拡大断面図

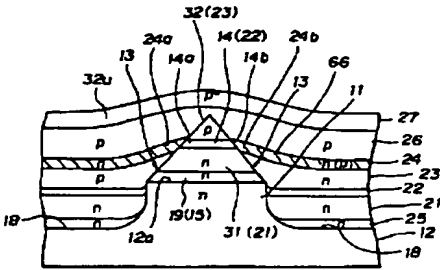
第 10 図



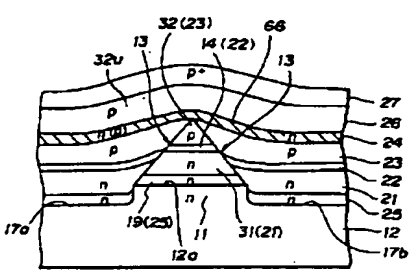
第 11 図



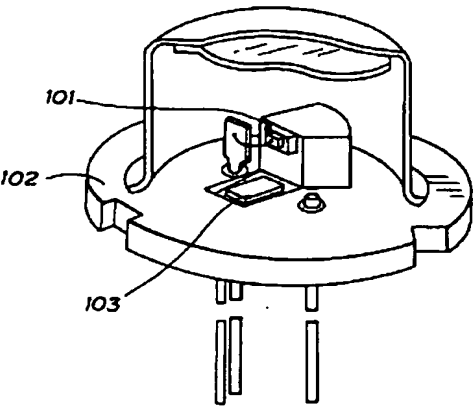
第 14 図



第 11 図 A-A 線の大断面図
第 12 図



第 11 図 B-B 線の大断面図
第 13 図



第 15 図